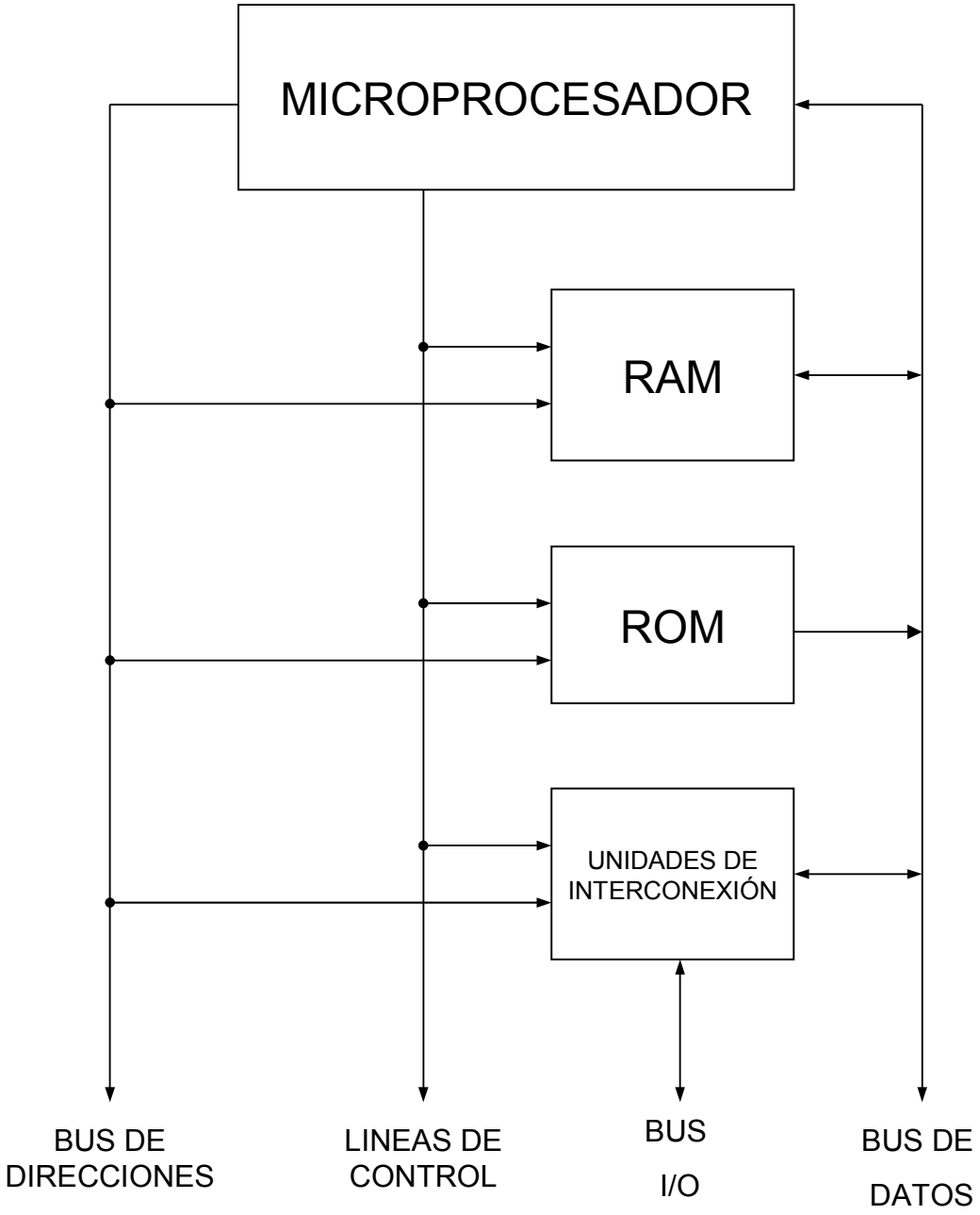
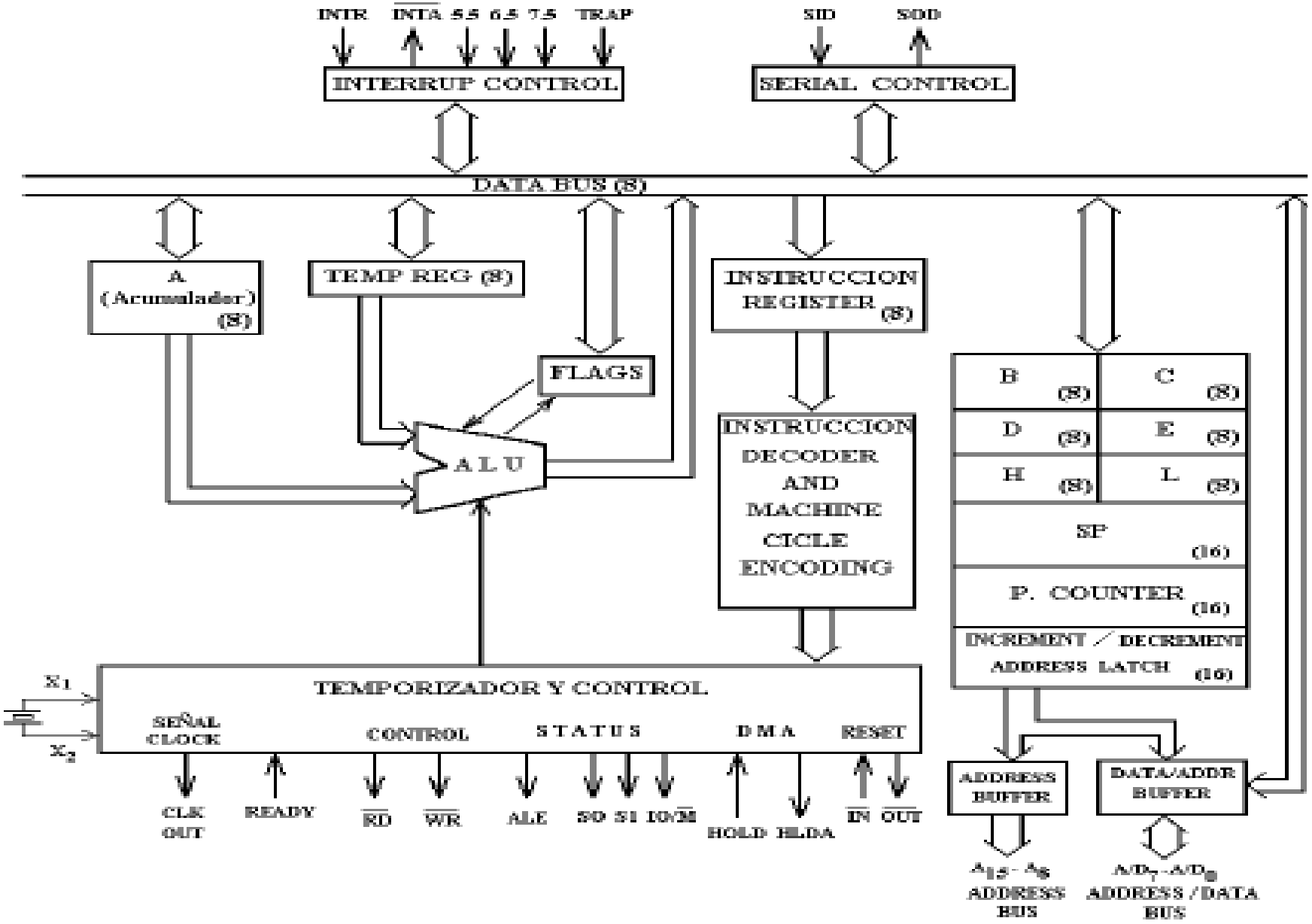
ORGANIZACIÓN DEL MICROCOMPUTADOR


MICROPROCESADOR
RAM
ROM
UNIDADES DE INTERCONEXIÓN
BUS DE DIRECCIONES
LINEAS DE CONTROL
BUS I/O
BUS DE DATOS

ORGANIZACIÓN DEL MICROPROCESADOR



INSTRUCCIONES DE UN MICROPROCESADOR

- De Transferencia: mueven datos sin cambiar el contenido de la información.
- De Operación: realizan operaciones con los datos.
- De Control: comprueban un estado y cambian la secuencia de un programa.

EJECUCION DE INSTRUCCIONES

- Ciclo de búsqueda (fetch): durante este ciclo la instrucción se lee de la memoria y la parte de la misma que corresponde al código de operación se carga en el registro de instrucción.
- Ciclo de ejecución: se realizan las microoperaciones necesarias para ejecutar cada instrucción.

Modos de direccionamiento

Forma en que se determina la ubicación de los operandos durante la ejecución del programa

La unidad de control debe encontrar el operando en:

- Registros de proceso
- Palabras de memoria
- Registros de interconexión

- En computadoras grandes se especifican con un código binario.

- En los de 8 bits en un código binario combinado que especifica la operación y el modo de la instrucción.

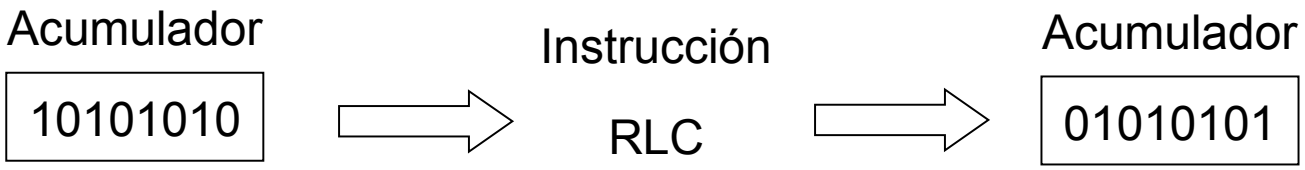
- Ventaja del uso de diferentes tipos de direccionamiento: flexibilidad para escribir programas mas eficientes con respecto al número de instrucciones y tiempo de ejecución

- Ej: 3 modos de direccionamiento para la operación sumar A

Instrucción	Byte 1	Byte 2	Byte 3	Función
Sumar B y A	Op code	-	-	A←A+B
Sumar el operando en turno y A	Op code	Operando	-	
Sumar el operando especificado por dir y A	Op code	Mitad de la dirección	Mitad de la dirección	A←A+ M[dir]

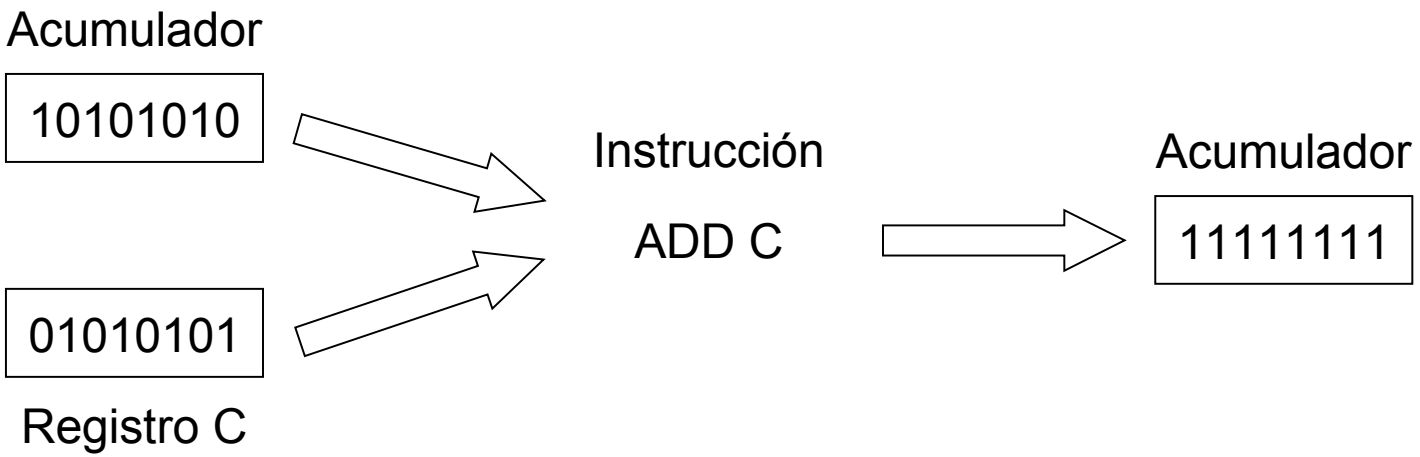
Modo Implícito

- El operando se especifica implícitamente en la definición de la instrucción
- Tamaño: 1 byte
- Ej.:RLC (Rotar el acumulador a la derecha)



Modo de registro

- Los operandos están en los registros que reciden en el CPU, por lo que son ejecutadas dentro del mismo sin hacer referencia a memoria
- Tamaño: 1 byte
- Ej.: ADD C (suma el contenido del acumulador al registro C)



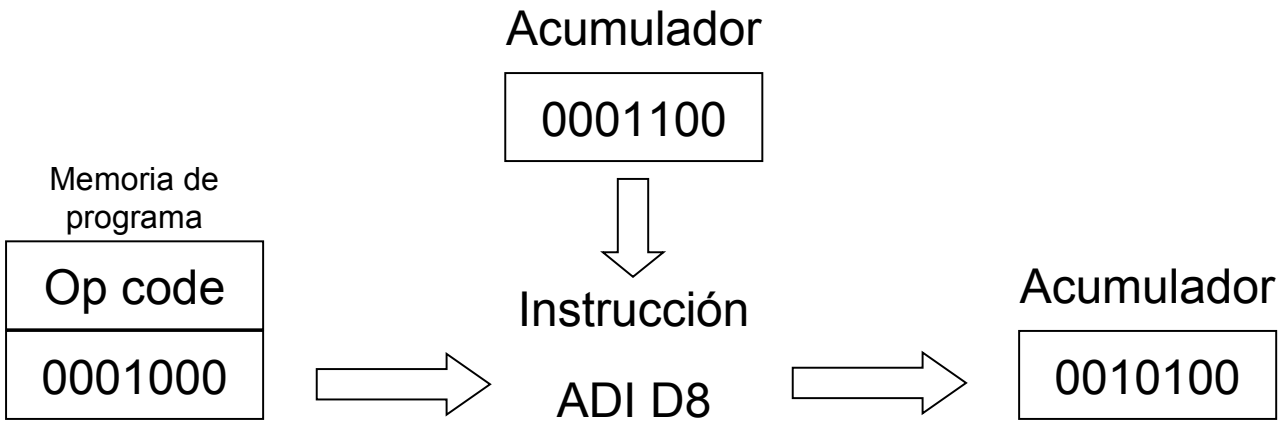
Modo indirecto de registro

- La instrucción especifica uno o un par de registros cuyo contenido da la dirección del operando en la memoria.
- Tamaño: 1 byte
- Ej.: LDAX D (cargue el acumulador con el contenido de la posición de memoria definida por D y E)

Dirección efectiva: *M[DE]*

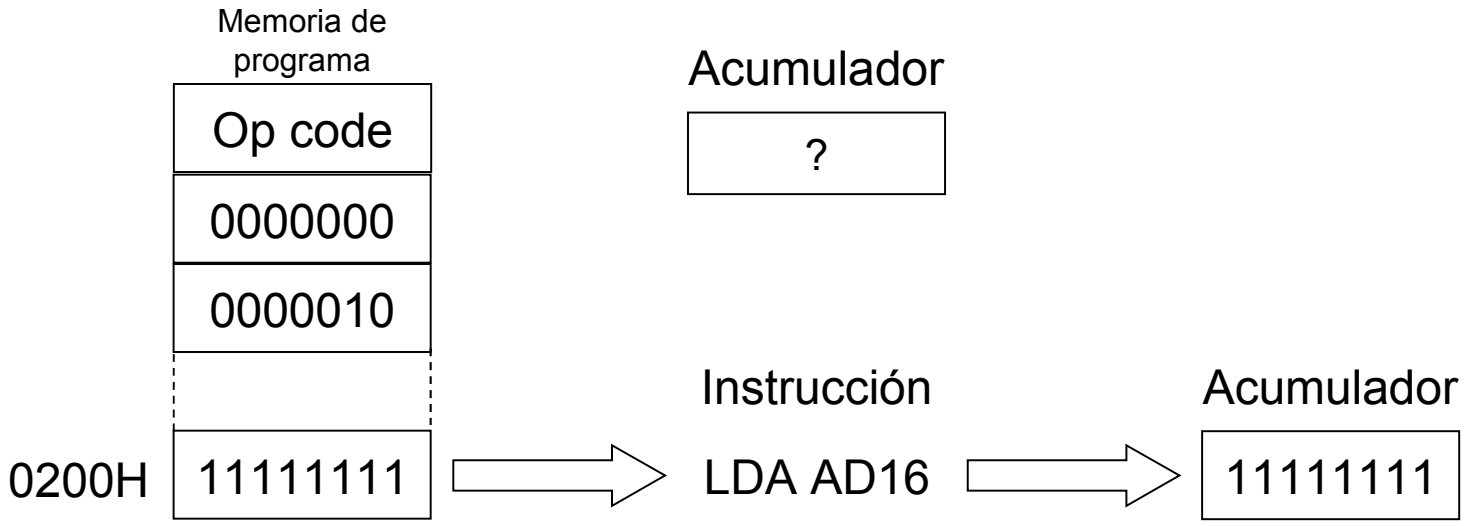
Modo inmediato

- El operando se encuentra en la memoria inmediatamente después del byte del código de operación.
- Tamaño: una instrucción con operando de 1 byte tiene un tamaño de 2 byte
- Ej.: ADI D8 (sumar el operando inmediato a A)



Modo directo

- El operando se encuentra en la dirección que se dá directamente en la parte de dirección de la instrucción.
- Dirección efectiva: *AD16*
- Tamaño: 3 bytes
- Ej.: LDA AD16 (cargar A directamente)



De página cero

- Es similar al modo directo, excepto que la parte de dirección de la instrucción contiene solo 1 byte, los ocho bits de mayor orden se asumen como ceros.
- Dirección efectiva: *AD8*
- Tamaño: 2 bytes.

De página presente

- En este modo se asume que el operando se encuentra en la memoria dentro de la misma página que la instrucción que la usa.
- Dirección efectiva: *PC(H)+AD8*
- Tamaño: 2 bytes.

Relativo

- La dirección de 16 bits del operando se calcula agregando el contenido del PC a la dirección de 8 bits con signo dada en la instrucción (este número se representa en la forma de signo complemento de 2, de -128 a +127).
- Dirección efectiva: *PC+AD8*
- Tamaño: 2 bytes

Indexado

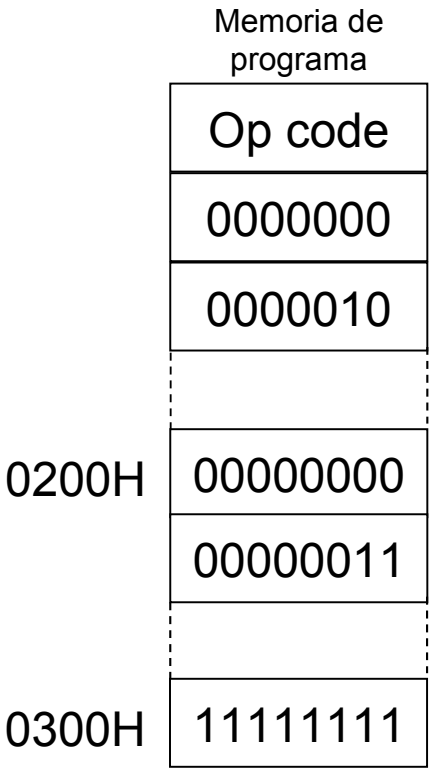
- La parte de la dirección de la instrucción se agrega al contenido del registro índice para obtener la dirección efectiva.
- Dirección efectiva: *XR+AD16*
- Tamaño: 3 bytes.

De registro base

- Es similar al indexado, pero la parte de la dirección de la instrucción tiene menos bits que el de una dirección completa
- Dirección efectiva: *XR+AD8*

Indirecto

- La parte de la dirección de la instrucción especifica la dirección donde se almacena la dirección efectiva.
- Dirección efectiva: *M[AD16]*



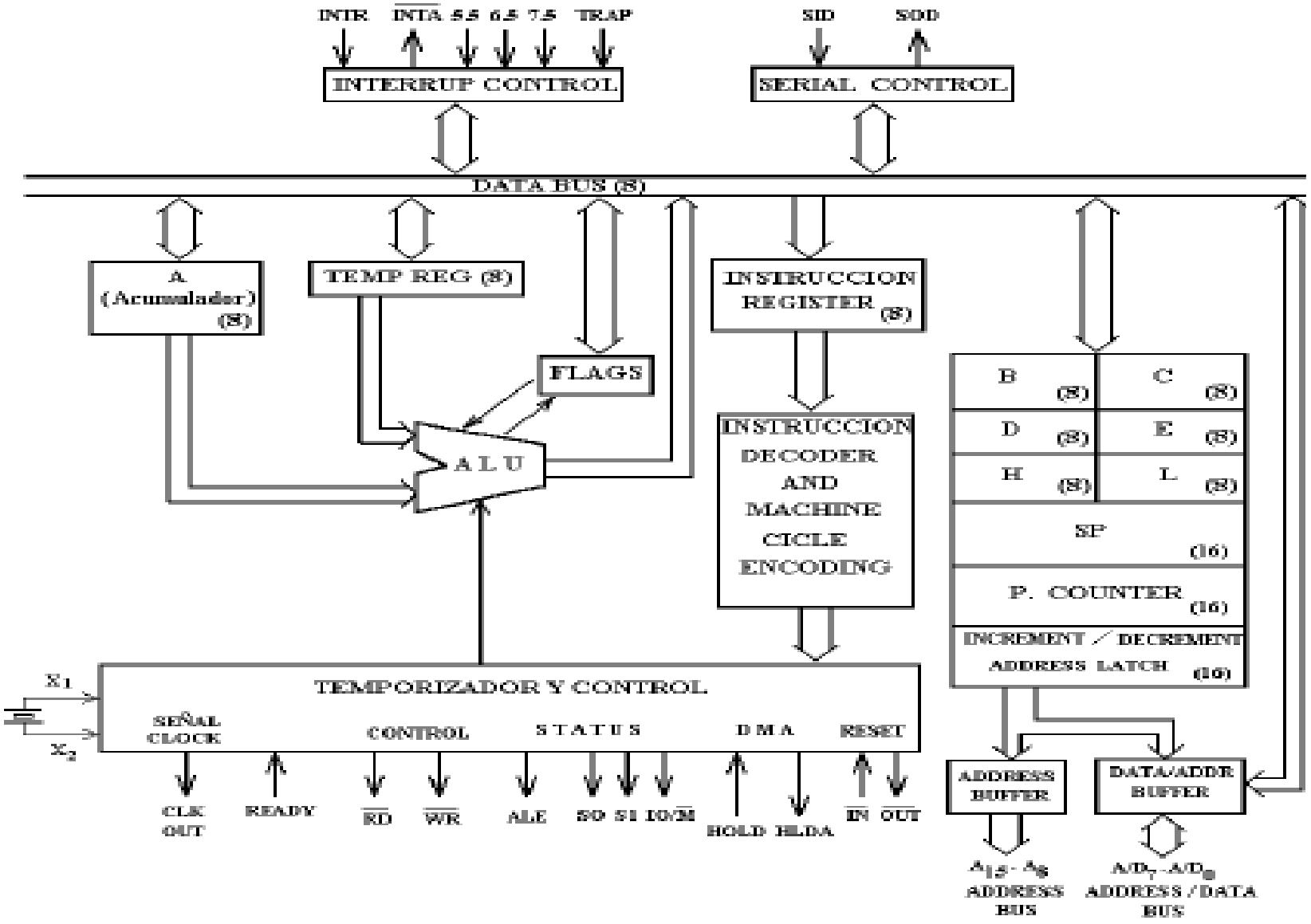
Indirecto indexado

- La parte de la dirección de la instrucción se agrega al contenido del registro índice para determinar la dirección donde se almacena la dirección efectiva en la memoria.
- Dirección efectiva: *M[XR+AD8]*

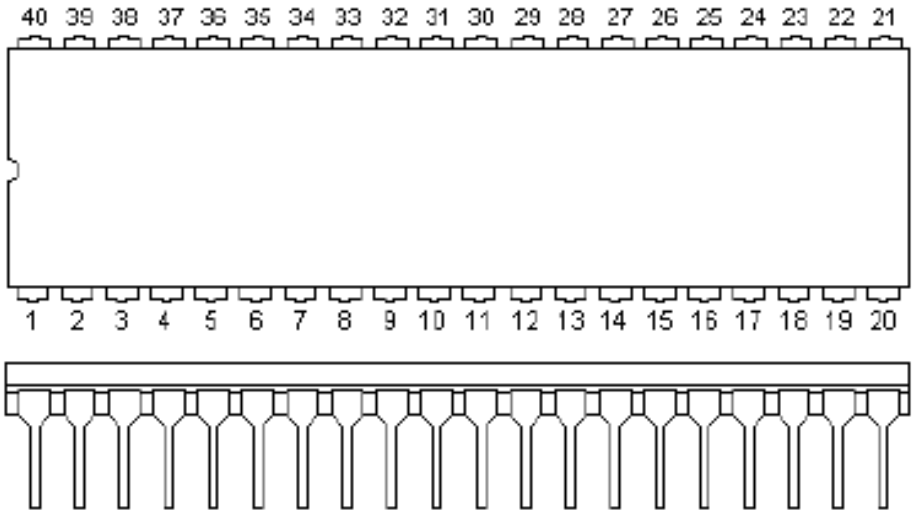
MICROPROCESADOR 8085

Microprocesador creado por la empresa Intel. Cuenta con un bus de datos de 8 bits y un bus de direcciones de 16 bits. El bus de datos está multiplexado con los ocho bits menos significativos del bus de direcciones (utiliza los mismos pines para ambos buses), con lo que permite tener más pines libres para el bus de control del microprocesador. La alimentación es única: requiere sólo +5V. Tiene incorporado el generador de pulsos de reloj con lo que sólo hace falta un cristal de cuarzo y un par de capacitores externos. Debido a la gran densidad de integración fue muy utilizado en aplicaciones industriales.

ARQUITECTURA



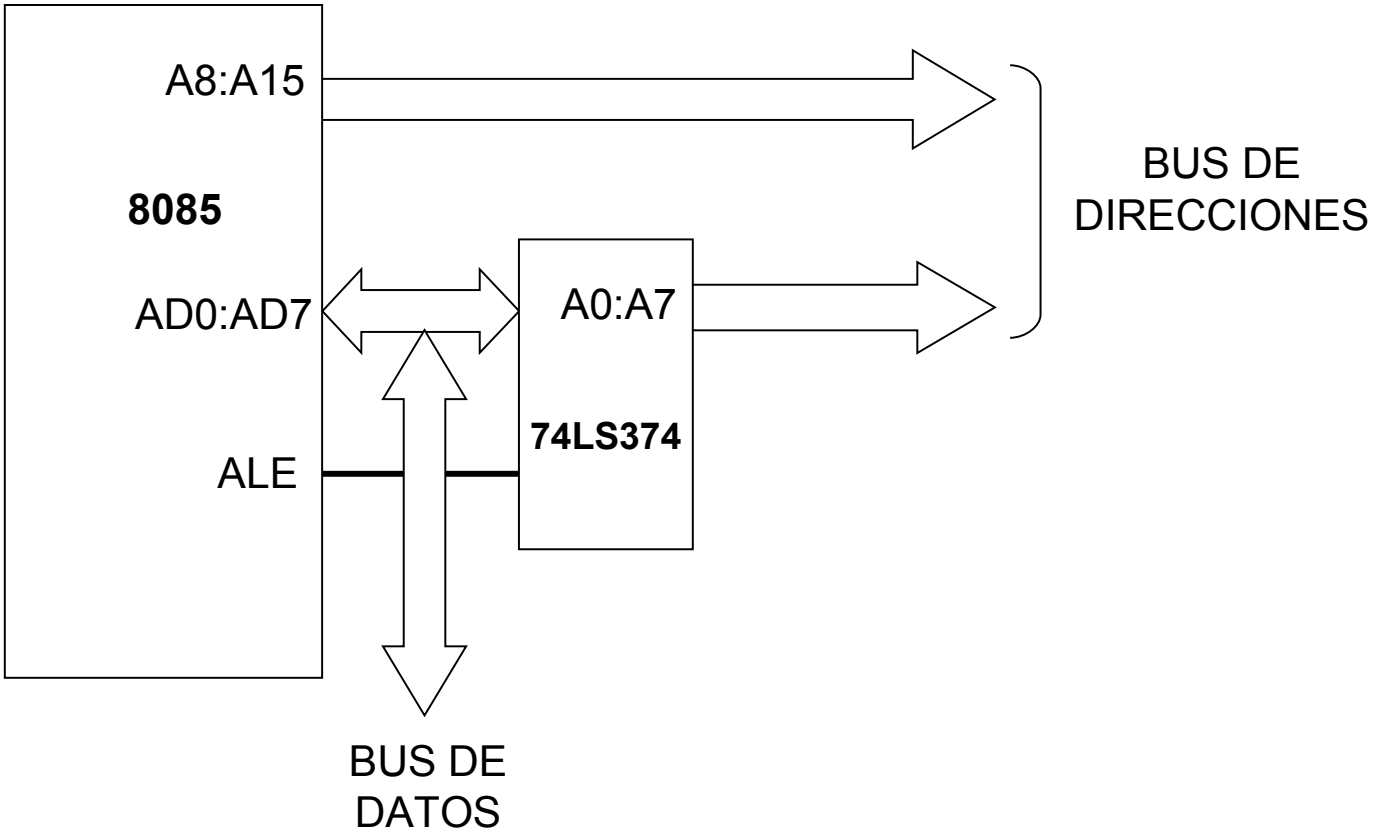
TERMINALES (PINOUT) DEL 8085



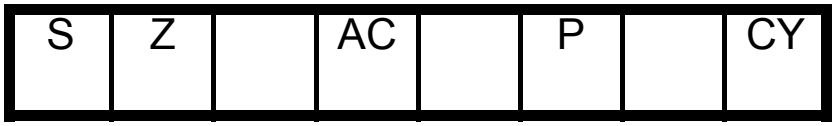
Pata	Nombre	Descripción
1	**X1**	Entre estas dos patas se ubica el cristal
2	**X2**	
3	**RESET OUT**	Para inicializar periféricos
4	**SOD**	Salida serie
5	**SID**	Entrada serie
6	**TRAP**	Entrada de interrupción no enmascarable
7	**RST 7.5**	Entrada de interrupción (máxima prioridad)
8	**RST 6.5**	Entrada de interrupción
9	**RST 5.5**	Entrada de interrupción
10	**INTR**	Entrada de interrupción (mínima prioridad)
11	**INTA'**	Reconocimiento de interrupción
12	**AD0**	Bus de direcciones y datos multiplexado
13	**AD1**	Bus de direcciones y datos multiplexado
14	**AD2**	Bus de direcciones y datos multiplexado
15	**AD3**	Bus de direcciones y datos multiplexado
16	**AD4**	Bus de direcciones y datos multiplexado
17	**AD5**	Bus de direcciones y datos multiplexado
18	**AD6**	Bus de direcciones y datos multiplexado
19	**AD7**	Bus de direcciones y datos multiplexado
20	**GND**	Referencia de tierra. Todas las tensiones se miden con respecto a este punto.

Pata	Nombre	Descripción
21	**A8**	Bus de direcciones
22	**A9**	Bus de direcciones
23	**A10**	Bus de direcciones
24	**A11**	Bus de direcciones
25	**A12**	Bus de direcciones
26	**A13**	Bus de direcciones
27	**A14**	Bus de direcciones
28	**A15**	Bus de direcciones
29	**S0**	Bit de estado del 8085
30	**ALE**	Cuando está uno indica que salen direcciones por las patas **AD*n***, en caso contrario, entran o salen datos
31	**WR'**	Cuando vale cero hay una escritura
32	**RD'**	Cuando vale cero hay una lectura
33	**S1**	Bit de estado del 8085
34	**IO/M'**	Si vale 1: operaciones con ports, si vale 0: operaciones con la memoria
35	**READY**	Sirve para sincronizar memorias o periféricos lentos
36	**RESET IN'**	Cuando está a cero inicializa el 8085
37	**CLK OUT**	Salida del reloj para los periféricos
38	**HLDA**	Reconocimiento de HOLD
39	**HOLD**	Sirve para poner los buses en alta impedancia para el manejo de DMA (acceso directo a memoria)
40	**VCC**	tensión de alimentación: +5Vdc

SEPARACIÓN DE LOS BUSES DE DATOS Y DIRECCIONES



REGISTRO DE ESTADOS



S: copia el bit 7 del acumulador
Z: se pone a 1 si la operación da 0
AC: se pone a 1si hay acarreo del bit 3 del A
P: Se pone a 1 si el dato de A es de paridad par
CY: acarreo del bit 7 del acumulador

MODOS DE DIRECCIONAMIENTO DEL 8085

1. IMPLÍCITO
2. DE REGISTRO
3. INMEDIATO
4. DIRECTO
5. INDIRECTO DE REGISTRO

Bibliografía y descargas (8085)

- **Tokheim, Roger L.** *Fundamentos de los Microprocesadores*, Mc Graw-Hill, 1991.

- Simulador 8085: http://atc.ugr.es/~david/